

**Учреждение образования  
«Белорусский государственный университет транспорта»**

**Программа вступительного испытания**  
для абитуриентов, поступающих  
в Белорусский государственный университет транспорта,  
в магистратуру по образовательной программе  
углубленного высшего образования,  
**2026 год**

**по специальности:**

**7-06-0713-04 «Автоматизация»**

## ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

Программа вступительного испытания составлена в соответствии с действующими типовыми учебными программами для реализации содержания образовательных программ углубленного высшего образования.

В программу вступительного испытания включены темы, отражающие знания о применении интеллектуальных технологий в управлении техническими системами в безопасности дорожного движения.

Программа вступительного испытания для абитуриентов, поступающих для освоения содержания образовательных программ углубленного высшего образования по специальности 7-06-0713-04 «Автоматизация» разработана в соответствии с Кодексом Республики Беларусь «Об образовании», Правилами приема лиц для получения углубленного высшего образования, иными нормативно-правовыми и локальными правовыми актами.

Программа является основной программой вступительного испытания для выпускников первой степени.

Основная цель вступительного испытания заключается в комплексной проверке уровня теоретической подготовки абитуриентов в предметной области.

# СОДЕРЖАНИЕ ПРОГРАММЫ

## ГЛАВА 1

### Раздел 1 Программно-математическое обеспечение микропроцессорных систем

#### Подраздел 1.1 Введение в технологию RAD

##### Тема 1 Эволюция средств разработки приложений

Технология RAD. Интегрированная среда разработки C++Builder. Состав проекта. Файлы проекта, ресурсов, формы, модулей. Использование компонентов. Свойства, события и методы компонентов. Редакторы свойств.

##### Тема 2 Основы VCL

Понятие VCL. Иерархия классов VCL. Изменения в языке C++. Свойства и события. Расширенные типы данных Delphi. Класс AnsiString. Классы форматирования данных TDateTime, TCurrency и OpenArray.

#### Подраздел 1.2 Методика проектирования приложений

##### Тема 3 Разработка графического интерфейса

Современные требования, предъявляемые к пользовательскому интерфейсу приложения. Проектирование окон. Обработка событий клавиатуры и мыши. Разработка справки и контекстных подсказок.

##### Тема 4 Обработка исключений

Теория, лежащая в основе исключений. Классы исключений. Базовый синтаксис исключений. Возбуждение исключений. Создание и возбуждение собственных исключений. Исключения и деструкторы. Замена обработчика исключений по умолчанию.

##### Тема 5 Создание SDI- и MDI-приложений

Принципы разработки SDI- и MDI-приложений. Компоненты для разработки SDI- и MDI-приложений. Особенности поведения дочерних MDI-окон. Слияние меню в MDI-приложениях.

##### Тема 6 Технологии Drag&Drop и Drag&Doc

Перетаскивание информации об объектах – технология Drag&Drop. Перетаскивание объектов между компонентами одного приложения. Перетаскивание объектов между компонентами разных приложений. Перетаскивание и встраивание объектов – технология Drag&Doc.

##### Тема 7 Графика и мультимедиа

Объект *Canvas*. Основные графические методы. Перо и кисть. Объект *TImage*. Работа с битовыми графическими файлами. Работа с метафайлами. Настройка шрифтов. Работа с фракталами. Основы техники анимации. Покадровая анимация. Анимация спрайтами.

## **Тема 8 Внедрение и связывание объектов OLE**

Технология COM. DLL. Внедрение и связывание объектов OLE. Технология COM. Свойства и методы COM-сервера Word. Разработка динамически подключаемых библиотек DLL

### **Подраздел 1.3 Организация взаимодействия приложений C++ Builder с процессами и потоками Windows**

#### **Тема 9 Порождение дочерних процессов и потоков**

Функции *exec*. Функции *spawn*. Функция *WinExec*. Функция *CreateProcess*. Компонент *TThread*. Функция *CreateThread*.

#### **Тема 10 Управление внешними процессами и потоками**

Получение дескрипторов и идентификаторов. Управление окнами внешних процессов. Синхронизация процессов и потоков. Функции ожидания. Мьютексы, семафоры и таймеры ожидания.

Сообщения Windows. Посылка и обработка сообщений в приложениях C++Builder. Определение пользовательских сообщений. Ловушки сообщений Windows.

Эмуляция нажатий клавиш клавиатуры. Эмуляция сообщений мыши.

### **Подраздел 1.4 Разработка приложений для работы с локальными базами данных**

#### **Тема 11 Основы проектирования баз данных**

Эволюция методов организации и обработки данных в информационных системах. Понятие базы данных и СУБД. Модели данных. Базовые понятия реляционных баз данных. Проектирование реляционных баз данных с использованием нормализации.

#### **Тема 12 Приложения для работы с локальными базами данных**

Организация доступа к базам данных в C++Builder. Создание баз данных с помощью Database Desktop. Создание и редактирование псевдонимов баз данных. Доступ к данным с помощью компонента *TTable*. Компонент *DataSource*. Компоненты визуализации и управления данными.

Основные свойства и методы компонента *TTable*. Свойства полей. Создание вычисляемых полей.

Методы навигации в таблице. Поля просмотра (*lookup fields*). Поиск записей. Фильтрация данных.

## **Подраздел 1.5 Приложения для работы с базами данных в сети**

### **Тема 13 Основы языка SQL**

Базовые понятия языка SQL. Типы данных. Особенности организации таблиц SQL. Извлечение информации из таблиц. Формат предложения SELECT. Запросы SELECT с использованием единственной таблицы. Запросы с использованием нескольких таблиц.

Агрегатные функции. Использование агрегатных функций с предложением GROUP BY. предложение HAVING. Вложенные подзапросы. Простые и коррелированные подзапросы. Способы включения вложенных подзапросов.

Предложения модификации данных SQL. Вставка записей. Удаление записей. обновление записей. Использование вложенных подзапросов в предложения модификации данных.

### **Тема 14 Приложения для работы с базами данных в сети**

Компонент Query. Основные свойства и методы Query. Динамические запросы и параметры Query. Компонент UpdateSQL. Компонент Database. Компонент Session.

## **Подраздел 1.6 Проектирование баз данных InterBase**

### **Тема 15 Создание базы данных**

Программа IBConsole. Типы данных. Создание таблиц. Первичные ключи и генераторы. Индексы. Ограничения базы данных.

### **Тема 16 Объекты базы данных InterBase**

Работа с представлениями. Хранимые процедуры. Обработка исключений и ошибок SQL. Триггеры.

### **Тема 17 Разработка приложений клиент/сервер в InterBase**

Доступ к InterBase через компоненты InterBase eXpress. Управление транзакциями в InterBase. Безопасность и санкционирование доступа.

Создание отчетов. Использование *QuickReport Wizard*. Использование шаблонов отчетов. Создание простого отчета. Создание отчетов «*master-detail*». Отображение графических и мемо-полей в отчетах. Предварительный просмотр отчетов. Использование деловой графики в отчетах.

## **Раздел 2 Технические средства микропроцессорных систем**

### **Подраздел 2.1 Микропроцессорные системы в автоматизированном управлении в автоматике, телемеханике и связи на транспорте**

## **Тема 1 История микропроцессорных систем в автоматизированном управлении в автоматике, телемеханике и связи на транспорте**

Роль и место технических средств микропроцессорных систем в автоматизированном управлении в автоматике, телемеханике и связи на транспорте. История и основные направления развития технических средств микропроцессорных систем.

## **Тема 2 Архитектура персонального компьютера**

Структурная схема персонального компьютера. Архитектурные особенности компьютеров на базе процессоров с архитектурой IA-32. Описание набора регистров микропроцессора. Организация оперативной памяти компьютера. Форматы и типы данных, поддерживаемые микропроцессором. Формат машинных команд. Система прерываний компьютера.

## **Тема 3 Структура и жизненный цикл программы на ассемблере**

Структура ассемблерной программы. Синтаксис ассемблера. Стандартные директивы сегментации. Упрощенные директивы сегментации. Представление простых типов данных. Жизненный цикл программы на ассемблере. Разработка программы на ассемблере с использованием пакета TASM. Назначение и структура выходных файлов, формируемых транслятором. Трансляция и компоновка ассемблерной программы. Отладка ассемблерной программы. Использование менеджера проекта – утилиты MAKE.

## **Тема 4 Система команд микропроцессоров с архитектурой IA-32**

Структура машинной команды. Способы задания операндов команды. Функциональная классификация машинных команд. Команды обмена данными. Пересылка данных. Ввод-вывод в порт. Работа с адресами и указателями. Преобразование данных. Работа со стекком. Арифметические команды. Арифметические операции над целыми двоичными числами. Вспомогательные команды для целочисленных операций. Арифметические операции над двоично-десятичными числами. Логические данные и команды. Команды сдвига. Примеры работы с битовыми строками. Команды передачи управления. Безусловные переходы. Процедуры. Условные переходы. Организация циклов. Цепочечные команды. Пересылка цепочек. Сравнение цепочек. Сканирование цепочек. Загрузка элемента цепочки в аккумулятор. Перенос элемента из аккумулятора в цепочку. Ввод элемента цепочки из порта ввода-вывода. Вывод элемента цепочки в порт ввода-вывода. Сложные структуры данных. Массивы. Типовые операции с массивами. Структуры. Методы работы со структурами. Объединения. Записи. Описание записи. Работа с записями. Макросредства языка ассемблера. Макрокоманды. Макродирективы. Директивы условной

компиляции. Константные выражения в условных директивах. Дополнительное управление трансляцией.

## **Тема 5 Периферийные устройства и их программирование**

Особенности программирования периферийных устройств персонального компьютера. Программирование файловой и дисковой подсистем. Взаимодействие с BIOS и операционной системой. Получение информации из CMOS. Программирование последовательного интерфейса 8250. Особенности работы COM-портов. Программирование видеоадаптеров. Прямой доступ к видеопамяти.

## **Тема 6 Работа в защищенном режиме**

Системные регистры микропроцессора. Структуры данных защищенного режима. Пример программы защищенного режима. Подготовка таблиц глобальных дескрипторов GDT. Запрет обработки аппаратных прерываний. Переключение микропроцессора в защищенный режим. Работа в защищенном режиме. Переключение микропроцессора в реальный режим. Разрешение прерываний. Стандартное для MS DOS завершение работы программы. Обработка прерываний в защищенном режиме. Шлюз ловушки. Шлюз прерывания. Шлюз задачи. Инициализация IDT. Обработчики прерываний. Программирование контроллера прерываний для работы в защищенном режиме. Загрузка регистра IDTR.

## **Тема 7 Архитектура и программирование сопроцессора**

Архитектура сопроцессора. Регистры сопроцессора. Форматы данных. Вещественные числа. Специальные численные значения. Система команд сопроцессора. Команды передачи данных. Команды загрузки констант. Команды сравнения данных. Арифметические команды. Команды трансцендентных функций. Команды управления сопроцессором. Исключения сопроцессора и их обработка.

## **Тема 8 MMX-технология микропроцессоров с архитектурой IA-32**

MMX-расширение архитектуры микропроцессора Pentium. Модель целочисленного MMX-расширения. Особенности команд MMX-расширения. Система команд. Отладка программ с MMX-технологией. Дополнительные целочисленные MMX-команды Pentium-III. XMM-расширение архитектуры микропроцессора Pentium. Модель XMM-расширения. Система команд.

## **Подраздел 2.2 Проектирование цифровой аппаратуры с использованием языка VHDL**

## **Тема 9 VHDL и технология систем на кристалле**

Преимущества VHDL над схемным проектированием. Ход проектирования с использованием VHDL. Использование VHDL в современных САПР. Технология разработки систем на кристалле. Вычислительные заготовки.

## **Тема 10 Заказные и полузаказные логические интегральные схемы**

FPGA и CPLD. Обзор продукции компаний-производителей ПЛИС. Классификация современных микросхем фирмы Xilinx. Серия Virtex. Серия Spartan. Серия XC9500. Серия CoolRunner. Конфигурационные ПЗУ Xilinx. Серия PlatformFlash. Серия XC1700. Серия XC18V00. Совместимость с ПЛИС FPGA.7

## **Тема 11 Язык описания цифровой аппаратуры VHDL**

Требования к проектированию ПЛИС и СБИС. Физические параметры микросхем и критерии эффективности вычислительных устройств. Принципы двухтактной и одноктактной синхронизации. Временной анализ проектов микросхем. Случаи ухудшения синхронизации. Библиотека IEEE для проектирования вычислительных устройств. Пакет std\_logic\_1164. Пакеты std\_logic\_arith, std\_logic\_signed, std\_logic\_unsigned. Пакеты numeric\_bit и numeric\_std. Другие пакеты библиотеки IEEE. Использование библиотеки IEEE при синтезе вычислительных устройств. Проектирование комбинационных схем. Отображение модели в комбинационную схему. Непреднамеренные защелки. Операторы для программирования логических схем. Программирование арифметических функций и функций сравнения. Распределение ресурсов. Программирование логики с тремя состояниями. Безразличное состояние в std\_logic. Проектирование схем с памятью. Проектирование асинхронных триггеров. проектирование синхронных триггеров. Проектирование ОЗУ. Управляющие автоматы. Управление проектированием.

### **Подраздел 2.3 Современные программируемые логические интегральные схемы (ПЛИС)**

#### **Тема 12 Семейство ПЛИС Virtex**

Архитектура Virtex. Матрица Virtex. Блоки ввода-вывода. Конфигурируемый логический блок. Программируемая трассировочная матрица. Распределение сигналов синхронизации. Периферийное сканирование. Конфигурирование кристалла в устройстве. Режимы конфигурирования. последовательность конфигурации. Формат потока конфигурационных данных. Обратное считывание. Характеристики, корпуса, обозначение ПЛИС FPGA семейства Virtex.

#### **Тема 13 Семейство ПЛИС Spartan**

Обзор архитектурных особенностей ПЛИС FPGA семейства Spartan-3. Блоки ввода-вывода. Регистровые элементы. Передача данных с удвоенной скоростью. Pull-Up и Pull-Down резисторы. Цепь удержания последнего

состояния. Защита от повреждения электростатическим разрядом. Контроль скорости переключения и мощности выходного сигнала. Периферийное сканирование. Технология SelectI/O – поддержка стандартов ввода-вывода. Цифровое управление импедансом – DCI. Банки ввода-вывода. Конфигурируемые логические блоки. Блочная память (Block RAM). Расположение на кристалле. Внутренняя структура. Описание сигналов. Соотношение разрядностей шин данных и адреса. Функционирование. Блоки умножителей. Цифровой блок управления синхронизацией – DCM. Глобальная сеть тактовых линий. Локальные линии связи. Конфигурирование ПЛИС. Стандартный интерфейс конфигурирования. Интерфейс конфигурирования, совместимый с 3,3 В сигналами. Режимы конфигурирования. Временные параметры и параметры семейства Spartan-3 по постоянному току. Обозначение микросхем.

### **Тема 14 ПЛИС с архитектурой CPLD фирмы Xilinx**

Особенности архитектуры CPLD. Отличительные особенности ПЛИС семейств XC9500 и CoolRunner. Архитектура. Функциональный блок и макроячейки. Распределители термов. Блоки ввода-вывода. Быстродействующая переключающая матрица. Программирование ПЛИС с архитектурой CPLD. Защита проекта от копирования. Модель задержек распространения сигналов. Поведение микросхем CPLD при включении. Электрические параметры. Потребление тока.

### **Тема 15 Проектирование элементов цифровых устройств на базе ПЛИС**

Использование САПР WebPACK ISE для проектирования устройств на базе ПЛИС фирмы Xilinx. Этапы проектирования. Тестирование устройств с использованием тестовых модулей. Проектирование устройства по заданной передаточной характеристике. Особенности реализации математических функций в цифровой аппаратуре. Проектирование устройств, работающих в реальном масштабе времени. Формирование тактовой сетки. Проектирование синхронных цифровых устройств на базе ПЛИС. Проектирование драйверов последовательного канала связи. Особенности реализации на базе ПЛИС приёмных и передающих устройств. Проектирование устройств с памятью. Использование специализированных ресурсов ПЛИС для реализации запоминающих устройств.

## **Раздел 3 Микропроцессорные информационно-управляющие системы на транспорте**

### **Подраздел 3.1 Структура МИУС**

#### **Тема 1. Информационно-управляющая система**

Понятие информационно-управляющей системы. Этапы и перспективы внедрения МИУС на транспорте. Классификация МИУС. Особенности

МИУС, предназначенных для управления технологическими процессами на транспорте.

## **Подраздел 3.2 Методы обеспечения функциональной безопасности в микроэлектронных системах управления на транспорте**

### **Тема 2 Обеспечение надежности и безопасности МИУС**

Основные понятия надежности и функциональной безопасности МИУС. Понятия отказа, защитного и опасного состояния МИУС. Классификация видов отказов. Количественные и качественные показатели надежности и функциональной безопасности МИУС.

Концепции и стратегии обеспечения безопасности МИУС. Стратегия безотказности. Стратегия отказоустойчивости. Классификация видов резервирования и диагностирования. Стратегия безопасного поведения при отказах. Стратегия безошибочности. Стратегия помехоустойчивости. Основные способы построения безопасных МИУС.

### **Тема 3 Безопасные логические элементы**

Понятия симметричного и несимметричного отказов, безопасного элемента. Безопасные и квазيبезопасные элементы. Классификация безопасных логических элементов. Декодеры сигналов логических переменных. Схемы декодирования однофазных и парафазных сигналов.

Импульсные схемы безопасных логических элементов с внешним тактированием. Коллекторно-базовая логика. Автогенераторные логические элементы. Логическая система Logisafe. Квазибезопасные логические элементы. Резистивно-транзисторная логика.

Самопроверяемые логические элементы. Парафазный Т-триггер. Построение триггеров других типов на базе Т-триггера.

### **Тема 4 Передача ответственной информации в МИУС**

Понятие ответственной информации. Требования ГОСТ к достоверности передачи ответственных команд. Способы передачи ответственной информации. Классификация методов передачи ответственных команд. Методы обеспечения достоверности передачи ответственных команд.

Равновесные коды. Самопроверяемый контроль кодов. Самопроверяемые тестеры. Построение тестеров для равновесных кодов. Надежная дешифрация кодов. Самопроверяемые схемы контроля дешифраторов.

Организация интерфейсов в МИУС. Понятие интерфейса. Классификация интерфейсов. Принципы организации интерфейсов. Интерфейсные функции. Функция селекции. Основные способы централизованной и децентрализованной селекции.

Функция синхронизации. Функция координации. Функции обмена и преобразования информации. Обеспечение совместимости интерфейсов.

### **Тема 5 Программные методы обеспечения безопасности**

Проблема надежности и безопасности ПО. Надежность и качество программных средств. Показатели качества и надежности программных средств. Дестабилизирующие факторы. Модель факторов, определяющих надежность программных средств. Ошибки программирования. Модели жизненного цикла программных средств.

Основные принципы обеспечения безопасности программного обеспечения. Методы обеспечения надежности функционирования программных средств. Предупреждение ошибок.

Обнаружение искажения вычислительного процесса. Обнаружение программных ошибок. Обнаружение отказов и сбоев аппаратных средств. Самопроверяемые программы. Диагностический мониторинг.

N-версионное программирование. Понятие диверситета. Способы достижения диверситета. Примеры диверситетных программных реализаций функций алгебры логики и конечных автоматов.

Методы обнаружения ошибок в программном обеспечении с использованием внешних средств. Тестирование ПО. Контроль и испытания ПО. Доказательство правильности ПО. Методы обеспечения устойчивости к ошибкам. Защищенное программирование.

## **Тема 6 Структурные методы обеспечения безопасности МИУС**

Требования к структурным методам обеспечения безопасности МИУС. Классификация методов обеспечения безопасности на уровне архитектуры. Аппаратная и программная избыточность. Основные структуры безопасных МИУС.

Принципы построения безопасных схем внутреннего контроля. Фиксатор ошибок. Стратегии поведения устройства контроля при возникновении отказа и блокировке фиксирующего элемента. Примеры реализации фиксирующих элементов.

Реализация безопасных схем сравнения. Примеры реализации параллельных и последовательных устройств сравнения шин в многоканальных структурах. Идентификация и отключение неисправного канала.

## **Тема 7 Организация безопасного ввода и вывода информации в МИУС**

Виды информации, поступающей в МИУС. Организация ввода цифровой информации. Организация ввода информации в аналоговой форме. Ввод информации в виде релейных сигналов. Проблемы безопасного ввода ответственной информации. Парафазный ввод информации. Схемы устройств безопасного ввода ответственной информации.

Обеспечение безопасного управления ответственным объектом. Требования к специализированным устройствам сопряжения с объектом (УСО). Классификация элементов сопряжения. Бесконтактные УСО. Организация контроля исправности в бесконтактных УСО.

Устройства включения исполнительных реле (УВИР). УВИР с трансформаторной и конденсаторной гальванической развязкой. УВИР на основе выпрямителя с умножением напряжения. Мажоритарное УВИР.

### **Подраздел 3.3 Микропроцессорные информационно-управляющие системы на железнодорожном транспорте**

#### **Тема 8 Микропроцессорные централизации стрелок и сигналов**

Этапы развития систем микропроцессорной централизации стрелок и сигналов (МПС). Требования безопасности. Общие принципы построения систем МПС. Характеристики и структура МПС Ebilok-950 производства ADTranz.

Характеристики и структура МПС SIMIS W производства Siemens. Характеристики и структура МПС ESTW L90C производства Alcatel SEL. Характеристики и структура МПС Alister производства Vossloh System-Technik. Общие принципы обеспечения безопасности функционирования.

Характеристики и структуры МПС, разрабатываемых в России. Характеристики и структуры МПС, эксплуатирующихся на Белорусской железной дороге. Система ESA-11 производства ОАО АЖД Прага и МПС «ипуть», разработанная в БелГУТе и КТЦ Бел. ж.д. Общие принципы обеспечения безопасности функционирования.

#### **Тема 9 Микропроцессорные диспетчерские централизации**

Эксплуатационно-технические требования к системам ДЦ. Основные принципы построения. Характеристики и структуры микропроцессорных централизаций, разработанных в России. Характеристики и структура микропроцессорной централизации «Неман», разработанной КТЦ Бел. ж.д.

#### **Тема 10 Микропроцессорные системы интервального регулирования движения поездов**

Микропроцессорные системы автоблокировки. Основные принципы построения и обеспечения безопасности. Интегрированные системы управления движением поездов на участках железных дорог. Микропроцессорные системы счета осей. Основные принципы построения и обеспечения безопасности. Микропроцессорные системы переездной сигнализации.

#### **Тема 11 Микропроцессорные системы автоведения поездов**

Классификация, основные требования к САВП. Назначение, структура и функционирование САВП. Системы автоведения поездов магистральных дорог и метрополитенов. Назначение, структура и функционирование.

### **Подраздел 3.4 Испытания и сертификация систем железнодорожной автоматики на безопасность**

#### **Тема 12 Сертификация систем железнодорожной автоматики на безопасность**

Система сертификации Республики Беларусь. Порядок проведения сертификации СЖАТ. Основные понятия и нормативные документы. Методология доказательства безопасности СЖАТ. Методические основы проведения экспертизы на безопасность. Выбор и общие правила нормирования показателей безопасности.

### **Тема 13 Испытания систем железнодорожной автоматики на безопасность**

Виды испытаний СЖАТ на функциональную безопасность. Испытания технологических алгоритмов на безопасность. Имитационные испытания аппаратных средств, ответственных за безопасность. Имитационные испытания микропроцессорных комплексов на безопасность. Испытания специализированного программного обеспечения. Контролируемые показатели и методы проведения испытаний.

Лабораторные испытания СЖАТ. Испытания на безопасность функционирования. Испытания на устойчивость и безопасность при воздействии электромагнитных помех. Испытания на достоверность передачи команд. Эксплуатационные испытания. Контролируемые показатели и методы проведения испытаний.

## **РЕКОМЕНДУЕМАЯ ЛИТЕРАТУРА**

### **Глава 1**

#### **Раздел 1 Микропроцессорные информационно-управляющие системы на транспорте**

##### **Основная**

1. Юров, В. И. Assembler: учебник для ВУЗов / В.И. Юров – СПб.: Питер, 2002. – 624 с.
2. Юров, В. И. Assembler: практикум / В.И. Юров – СПб.: Питер, 2002. – 400 с.
3. Френкель, Б. С. Основы системного программирования / Б. С. Френкель. – Гомель: УО «БелГУТ», 2005. – 39 с.
4. Суворова, Е. А. Проектирование цифровых систем на VHDL / Е. А. Суворова, Ю. Е. Шейнин. – СПб.: БХВ-Петербург, 2003. – 576 с.
5. Сергиенко, А. М. VHDL для проектирования вычислительных устройств / А.М. Сергиенко. – К.: ЧП «Корнейчук», ООО «ТИД ДС», 2003. – 208 с.
6. Кузелин, М. О. Современные семейства ПЛИС фирмы Xilinx: справочное пособие / М. О. Кузелин, Д. А. Кнышев, В. Ю. Зотов. – М.: Горячая линия-Телеком, 2004. – 440 с.
7. Френкель, Б. С. Проектирование цифровых устройств в САПР Xilinx
8. WebPACK ISE / Б. С. Френкель, М. С. Кузьмич. – Гомель: УО «БелГУТ», 2006. – 53 с.

## **Раздел 2 Микропроцессорные информационно-управляющие системы на транспорте**

### **Основная**

1. Бочков К.А., Харлап С.Н. Методы обеспечения безопасности в микропроцессорных системах железнодорожной автоматики и телемеханики: Учеб. пособие. – Гомель: БелГУТ, 2002. – 84 с.

2. Харлап С.Н. Анализ безопасных микроэлектронных схем: Лабораторный практикум по дисциплине “Микропроцессорные информационно-управляющие системы на транспорте”. – Гомель: БелГУТ, 2003. – 48 с.

3. Харлап С.Н., О.А. Шмыговская. Анализ безопасных схем контроля и сравнения в многоканальных микропроцессорных информационно-управляющих системах. – Лабораторный практикум – Гомель: УО БелГУТ, 2006. – 43 с.

4. Методы построения безопасных микроэлектронных систем железнодорожной автоматики / В.В. Сапожников, Вл. В. Сапожников, Х.А. Христов, Д.В. Гавзов; Под ред. Вл. В. Сапожникова. – М.: Транспорт, 1995. – 272 с.

5. Сертификация и доказательство безопасности систем железнодорожной автоматики / В.В. Сапожников, Вл. В. Сапожников, В. И. Талалаев и др.; Под ред. Вл. В. Сапожникова. – М.: Транспорт, 1997. – 288 с.

6. Микропроцессоры в 3 кн. Кн.2: "Средства сопряжения. Контролирующие и информационно-управляющие системы." Учебник для вузов. - М. Высшая школа, 1987. (95 экз).

7. Харлап С. Н., Кочуров Д. С. Надежные программные реализации управляющих алгоритмов: Учебно-методическое пособие по подготовке к лабораторным работам по дисциплинам “Программно-математическое обеспечение микропроцессорных систем” и “Микропроцессорные информационно-управляющие системы на транспорте” / Белорус. гос. ун-т трансп. – Гомель: БелГУТ, 1999. – 48с.

## **Раздел 3 Программно-математическое обеспечение микропроцессорных систем**

### **Основная**

1. Программирование в С++ Builder 6 / А. Я. Архангельский – М.: ЗАО «Изд-во БИНОМ», 2003. – 1152 с.

2. Справочное пособие по С++ Builder 6. Книга 1. Язык С++ / А. Я. Архангельский – М.: ЗАО «Изд-во БИНОМ», 2002. – 532 с.

3. Справочное пособие по С++ Builder 6. Книга 2. Классы и компоненты / А. Я. Архангельский – М.: ЗАО «Изд-во БИНОМ», 2002. – 528 с.

4. Приемы программирования в С++ Builder. Механизмы Windows, сети / А. Я. Архангельский, М. А. Тагин – М.: ЗАО «Изд-во БИНОМ», 2004. – 656 с.

5. Разработка приложений в среде C++Builder / С.Н. Харлап, Н.В. Рязанцева – Лабораторный практикум по дисциплине «Программно-математическое обеспечение микропроцессорных систем» – Гомель: УО БелГУТ, 2006. – 47 с.

6. Мир InterBase. Архитектура, администрирование и разработка приложений баз данных в InterBase, Firebird, Yaffil / Ковязин А.В., Востриков С.М. – М.: Кудиц-Образ

### Основные критерии оценки вступительного испытания

<b>10 (десять) баллов</b>	систематизированные, глубокие и полные знания по всем разделам программы вступительного испытания; точное использование научной терминологии, грамотное, логически правильное изложение ответа на вопросы; высокий уровень культуры исполнения заданий; наличие публикаций, патентов и изобретений.
<b>9 (девять) баллов</b>	систематизированные, глубокие и полные знания по всем разделам программы вступительного испытания; точное использование научной терминологии, грамотное, логически правильное изложение ответа на вопросы; высокий уровень культуры исполнения заданий.
<b>8 (восемь) баллов</b>	систематизированные, глубокие и полные знания по всем разделам программы вступительного испытания; использование научной терминологии, грамотное, логически правильное изложение ответа на вопросы, умение делать обоснованные выводы и обобщения; правильное изложение ответа на вопросы; высокий уровень культуры исполнения заданий.
<b>7 (семь) баллов</b>	полные знания по всем разделам программы вступительного испытания; использование научной терминологии, грамотное, правильное изложение ответа на вопросы, свободное владение типовыми решениями в рамках программы вступительного испытания; достаточный уровень культуры исполнения заданий.
<b>6 (шесть) баллов</b>	достаточно полные и систематизированные знания в объеме программы вступительного испытания; использование необходимой научной терминологии, грамотное, логически правильное изложение ответа на вопросы, умение делать обобщения и обоснованные выводы; способность самостоятельно применять типовые решения в рамках программы вступительного испытания; невысокий уровень культуры исполнения заданий.
<b>5 (пять) баллов</b>	достаточные знания в объеме программы вступительного испытания; использование научной терминологии, грамотное, логически правильное изложение ответа на вопросы, умение делать выводы; усвоение основной литературы, рекомендованной программой вступительного испытания; невысокий уровень культуры исполнения заданий.
<b>4(четыре) балла</b>	Недостаточно полный объем знаний в рамках программы вступительного испытания; умение решать стандартные (типовые) задачи с ошибками; умение ориентироваться в основных теориях, концепциях и направлениях общепрофессиональных и специальных учебных дисциплин с ошибками и давать им некомпетентную оценку; низкий уровень культуры исполнения заданий.
<b>3 (три) балла</b>	недостаточно объем знаний в рамках программы вступительного испытания; некомпетентность в решении стандартных (типовых) задач; низкий уровень культуры исполнения заданий.
<b>2 (два) балла</b>	фрагментарные знания в рамках программы вступительного испытания; неумение использовать научную терминологию программы, наличие в ответе грубых, логических ошибок; низкий уровень культуры исполнения заданий.
<b>1 (один) балл</b>	отсутствие знаний и (компетенций) в рамках программы вступительного испытания, отказ от ответа.